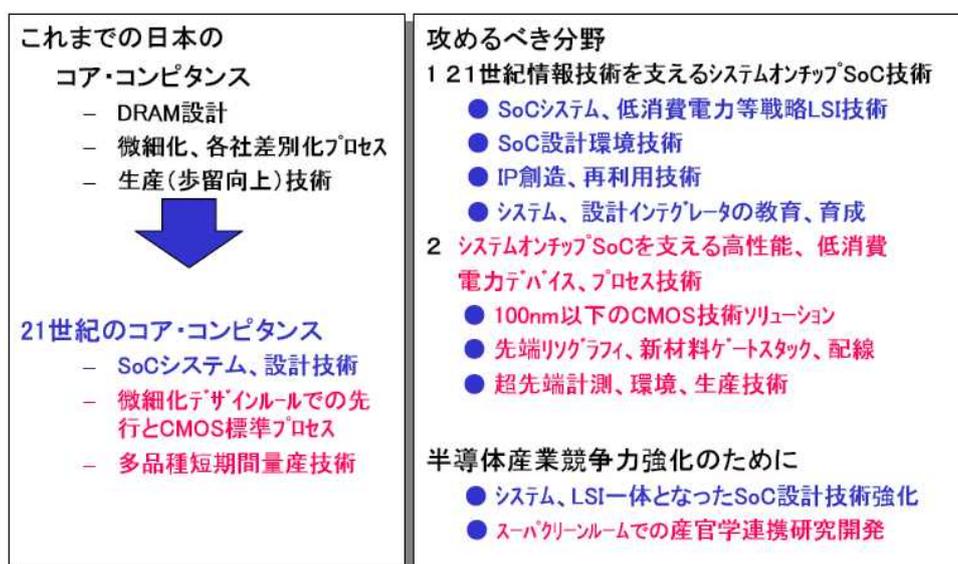


あすか(ASUKA)プロジェクト - 日本半導体の復活を目指す -

半導体産業研究所が「日本半導体産業の復活」と題する提言書を発表したことを契機として、半導体先端技術共同開発計画が2000年9月に策定された。この計画は「あすかプロジェクト」と呼ばれ、2001年4月から5年間のプロジェクトとしてスタートした。実際の推進部隊は㈱半導体理工学研究センターと㈱半導体先端テクノロジーズの二社である。「あすかプロジェクト」が2006年3月に終了したことを受けて、2006年4月から引き続いて「あすかプロジェクト」がやはり5年計画で発足した。

1. はじめに

半導体産業研究所(SIRIJ)¹の半導体新世紀委員会(SNCC: Semiconductor New Century Committee)が2000年3月に「日本半導体産業の復活」と題する日本半導体産業の再生と発展のための提言書を発表した。

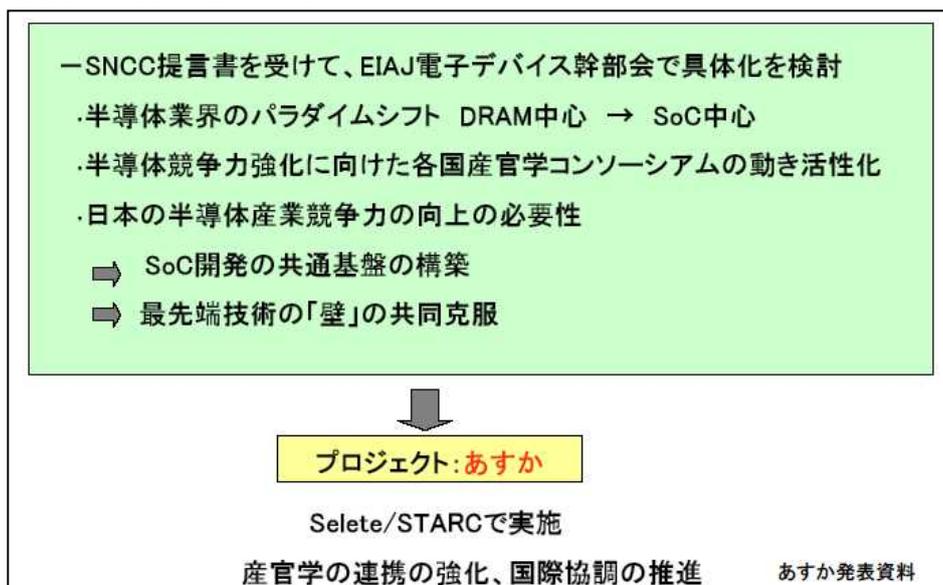


半導体新世紀委員会(SNCC)の提言書「日本半導体産業の復活」の概要²

この提案によると、日本の半導体産業は従来のDRAM³中心の事業形態からシステム・オン・チップ(SoC: System on a Chip)を中心とする事業形態へ転換するべきであるとし、さらに産官学連携プロジェクトの必要性が述べられている。

この提言を受けて、(社)日本電子機械工業会⁴(EIAJ)は半導体設計及びプロセスの共通基盤構築に向けた民間による半導体先端技術共同開発計画(プロジェクト名「あすか」⁵。以下、「あすかプロジェクト」と称する)を2000年9月に策定した⁶。この「あすかプロジェクト」の背景と

目的を要約すると次のようになる。



「あすかプロジェクト」の背景と目的⁷

「あすかプロジェクト」を実際に推進するのは(株)半導体理工学研究センター⁸(以下、STARC)と(株)半導体先端テクノロジーズ⁹(以下、Selete)の二つの株式会社型の研究センターであり、STARCは設計技術を担当し、Seleteがデバイス・プロセス技術をそれぞれ分担して担当することになっている。両社の株主構成は半導体産業研究所(SIRIJ)の会員と同じ半導体メーカー11社からなっている。

2. 「あすかプロジェクト」の概要

(1)〔期間〕 2001年4月～2006年3月(5年)

(2)〔仕事の分担〕

開発技術	担 当
設計技術開発	(株)半導体理工学研究センター(STARC)
デバイス・プロセス技術開発	(株)半導体先端テクノロジーズ(Selete)

(3)〔目標〕 0.1～0.07 μ mのSoC技術の確立

(4)〔開発技術内容〕

SoC設計技術開発(STARC担当)

- ・ SoC設計環境の開発
- ・ 設計資産としてのIP(Intellectual Property:知的財産)を再利用し流通させるためのインフラ整備
- ・ SoCの設計教育を行い、設計リソースとしての人材の強化

SoCデバイス・プロセス技術開発 (Selete 担当)

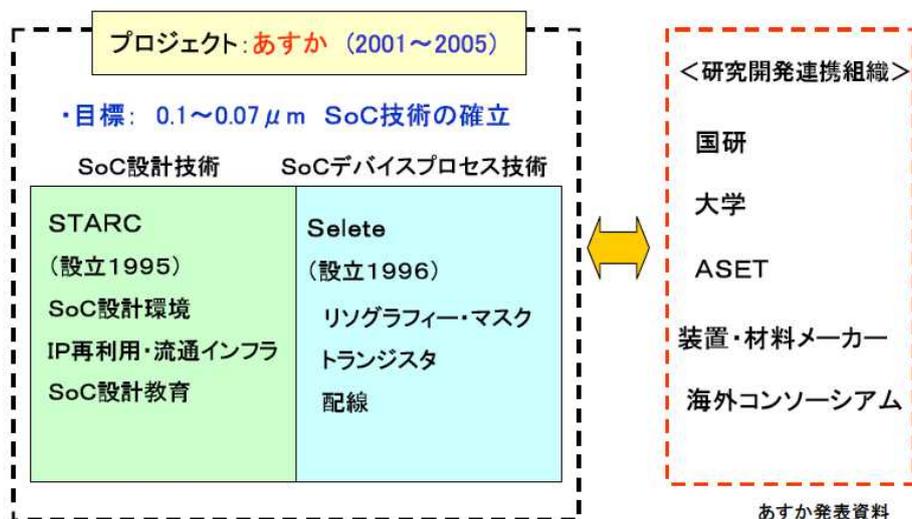
- ・ 光リソグラフィ(F2)、電子線リソグラフィ等のリソグラフィの開発
- ・ 高誘電体ゲート絶縁膜やメタルゲートなどを中心にしたトランジスタの開発
- ・ 低誘電率層間膜と銅配線などを対象とした配線技術の開発
- ・ あすか研究用ラインの構築

(5) [開発場所]

- ・ STARC: 横浜地区及び分室
- ・ Selete: つくばスーパークリーンルーム産学官連携研究棟

(6) [研究体制]

「あすかプロジェクト」の全体的な研究体制と他機関との連携は次のようになっている。



「あすかプロジェクト」の研究体制¹⁰

(7) [総費用] 5年間で840億円 (内、Seleteが700億円、STARCが140億円)

(8) [人員] 約350名 (内、Seleteが約250名、STARCが約100名)

この「あすかプロジェクト」は2001年度から2005年度までの5年間のプロジェクトで2006年3月末に終了したが、引き続き2006年度(2006年4月)からの5年間の継続プロジェクトとして「あすかプロジェクト」がスタートした。

3. 「あすかプロジェクト」の概要

2006年3月に「あすかプロジェクト」は終了したが、(社)電子情報技術産業協会(JEITA)半導体部会と半導体産業研究所の第2次半導体新世紀委員会(SNCC)が「あすかプロジェクト」の継続を骨子とする「2006年度開始の共同研究開発プロジェクト」提案を提出した。この提案

に基づき 2006 年度から 5 年間の新しいプロジェクト(プロジェクト名「あすか プロジェクト」)が
発足した。

このプロジェクトの使命としては二つある。

- ・ 日本の半導体産業・技術の国際競争力の一層の発展を目指し、参加メンバー企業のニーズに先駆けた先行研究開発を推進することで、新技術の早期実用化に貢献する。
- ・ 半導体技術の継続的イノベーションを目指し、産業界・大学・公的研究機関等の連携を主導的に推進する。

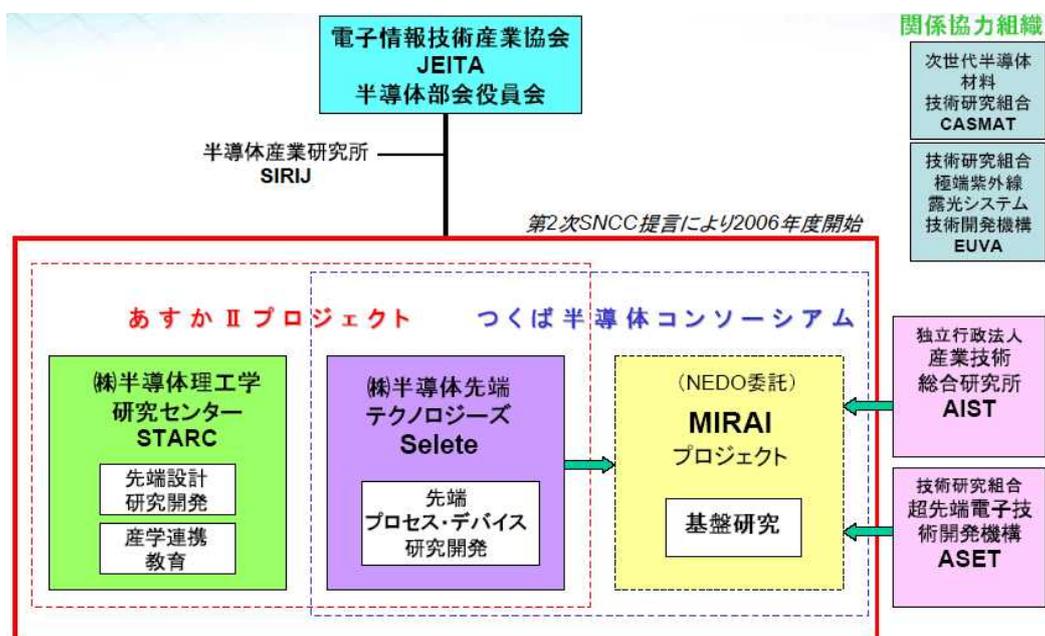
(1)〔期間〕 2006 年 4 月～2011 年 3 月(5 年)

(2)〔担当の分担〕

開発技術	担 当
先端設計研究開発、産学連携教育	(株)半導体理工学研究センター (STARC)
先端プロセス・デバイス研究開発	(株)半導体先端テクノロジーズ (Selete)

(3)〔プロジェクトの体制〕

「あすか プロジェクト」の体制は(社)電子情報技術産業協会 (JEITA) 半導体部会を頂点とし、先の「あすかプロジェクト」と同様にプロジェクトを推進するのは STARC と Selete であり、仕事の分担も従来と同じである。ただし Selete が「つくば半導体コンソーシアム(TSC)」にも組み込まれている関係で「あすか プロジェクト」と「つくば半導体コンソーシアム」を跨ぐ形で関与している。



「あすか プロジェクト」の体制¹¹

3.1 「あすか プロジェクト」における STARC の使命

「あすか プロジェクト」における STARC の使命は、大きく分けると2つある。

国内半導体企業の設計基盤技術力強化

国内半導体業界の人材育成

まず設計基盤技術力強化に関しては、半導体製品の競争力を高めるための共通設計技術を開発することである。特に日本が優位性を主張できるような設計メソッドおよび設計と製造との界面技術に重点を置き、さらに国内半導体企業との共同研究による新しい技術への挑戦である。

次の人材育成に関しては STARC 設立当初からの役割であり、大学や企業との共同研究を通して人材交流を促進することになっている。具体的には大学において STARC の支援講座や協力講座を実施して大学における半導体教育を支援し、企業においては「STARC アドバンス講座」を実施して企業での人材育成を支援する。

5年間の総費用は200億円で、STARC が実施する具体的なプログラムを次の表に示す。

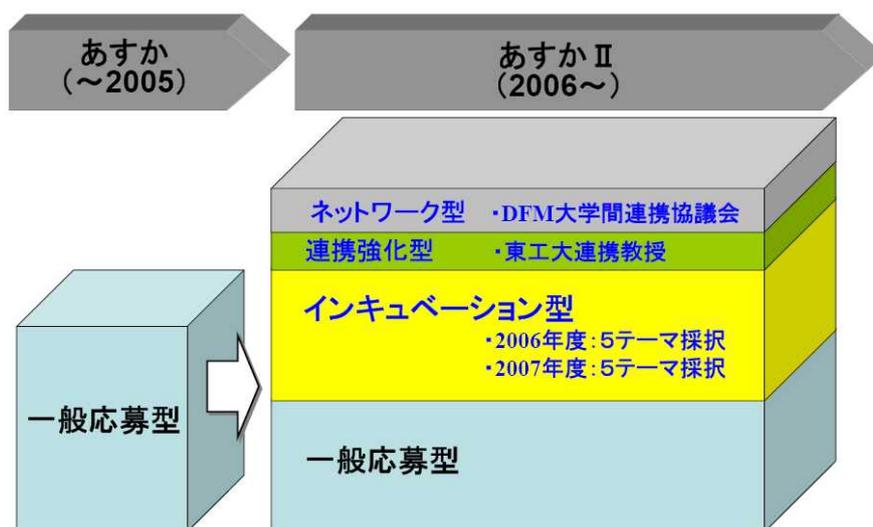
STARC が準備する各種プログラム¹²

	テーマ	参加デバイス企業	目標
共通コアプログラム	産学共同研究と設計教育	11社	<ul style="list-style-type: none"> 大学共同研究件数を拡大 各都道府県1大学以上の教育支援
	標準化	11社	<ul style="list-style-type: none"> IP再利用・論理設計検証・標準テスト環境等のガイドライン充実、標準MOSFETモデル整備
先端コアプログラム (コアカンパニー)	プロセスフレンドリー設計技術	7社(富士通、松下電器、NECEL、ルネサス、シャープ、ソニー、東芝)	<ul style="list-style-type: none"> 2008年 45nm (hp65nm) 世代、2011年 32nm (hp45nm) 世代のSoC設計メソッドを実用化、特に設計製造界面技術(DFM)に注力
選択プログラム (有志企業)	高位設計	5社	<ul style="list-style-type: none"> 高位(トランザクションレベル)モデル記述からの設計メソッドを実用化
	テスト・故障解析	7社	<ul style="list-style-type: none"> 45nm (hp65nm)、32nm (hp45nm) 世代のSoCテスト・故障診断技術を実用化
	Mixed Signal	7社	<ul style="list-style-type: none"> 2009年 アナログMixed Signal SoCの開発期間を現状の40%に削減
	IP育成支援	5社	<ul style="list-style-type: none"> 業界として90nm試作シャトルサービスを継続

STARC は「あすか プロジェクト」において、大学との共同研究への取り組みを大幅に進展させる計画である。

従来からの大学のシーズに基づく一般応募型(大学からの提案応募型共同研究、大学の

シーズを発掘・育成)だけではなく、ネットワーク型(関連する分野の研究者の連携)、連携強化型(連携教授制度などを活用して産業界の研究者が大学研究に参画したり、インターンシップ制度の充実)、インキュベーション型(インキュベーション期間を設けて目標ターゲットを絞り込み産業界のニーズを的確に反映)を追加して研究テーマ数の拡大を図るとともにスキームの多様化も図ろうとしている。



「あすか プロジェクト」での新しい大学共同研究の取り組み¹³

3.2 「あすか プロジェクト」における Selete の使命

「あすか プロジェクト」における Selete の使命は、大きく分けると2つある。

先端プロセス・デバイス技術の先行的研究開発

新技術分野の産学独連携研究開発の推進

まず先端プロセス・デバイス技術の先行的研究開発に関しては、半導体デバイス企業や装置企業の多様な技術開発ニーズに対して先行的研究開発を行い、特にリソグラフィー、フロントエンド、バックエンドの先端研究開発の実用化において先行し、300mm スーパークリーンルームを活用したクライアント11社共通のプログラムの開発と実行を目指す。

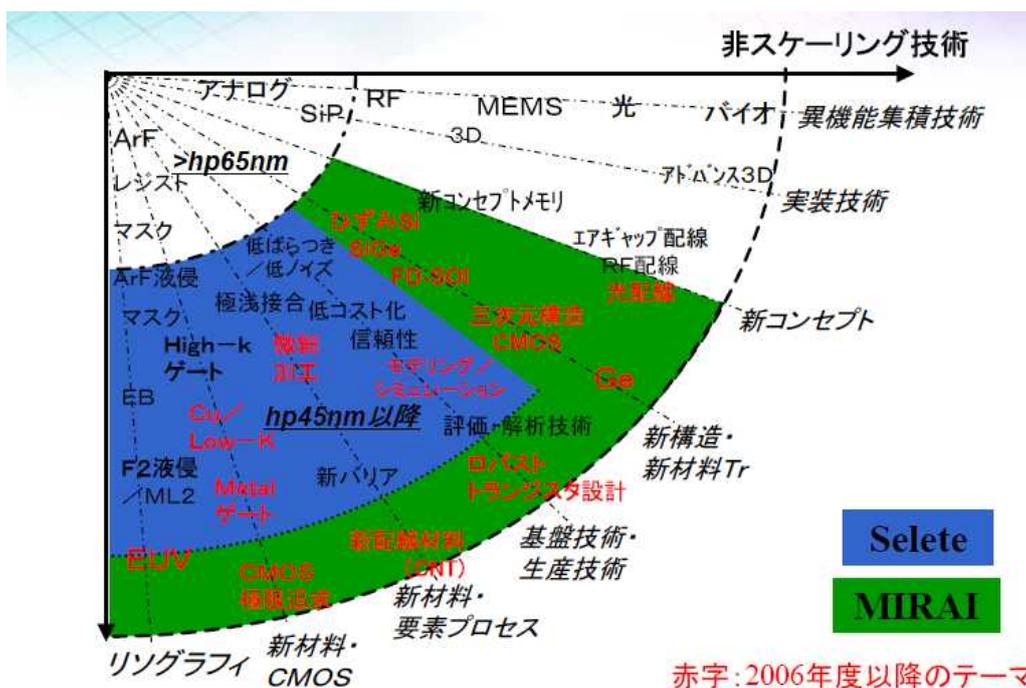
次の新技術分野の産学独連携研究開発の推進に関しては、「MIRAI(みらい)プロジェクト」からの受託によるブレークスルーを必要とする新技術の開発、及び「つくば半導体コンソーシアム」における国の委託プロジェクトなどとの密接な連携を実現する。

5年間の総費用は700億円で、Seleteが実施する具体的なプログラムを以下に示す。

Selete が準備する各種プログラム¹⁴

プログラム分類	研究開発テーマ	参加企業	①研究期間と②内容
先端コアプログラム (コアカンパニー)	・Metal-gate/high-k 実用化技術	デバイスメーカー：6社 (富士通、NECEL、ルネサス、東芝、松下、ソニー)	①期間：2006年4月から5年間 ②hp45nm、hp32nm対応の最重要コア技術としてモジュールベースの先行技術開発
	・Low-k/Cu実用化技術	装置メーカー：6社	
国委託プログラム (NEDO委託)	・次世代リソ・マスク 実用化技術	デバイスメーカー：4社 (富士通、NECEL、ルネサス、東芝)	①期間：2006年4月から5年間 ②hp45nm、hp32nm対応の最重要コア技術としてEUVベースリソグラフィ・マスク先行技術開発
	・次世代マスク基盤 技術	装置・マスクメーカー：8社	
MIRAIプロジェクトの 一部を受託	・カーボン配線技術 (新探求配線)	デバイスメーカー：4社 装置メーカー：1社	①期間：2006年4月から2年間 ②ポストCu配線としてのカーボン配線、LSIグローバル配線としての光配線技術の優位性を追及。微細トランジスタ特性のばらつきに科学的解明と制御手法確立。
	・LSIチップ光配線技術 (新探求配線)	デバイスメーカー：3社	
共通コアプログラム	・ロバストランジスタ 技術(耐ばらつき技術)	デバイスメーカー：5社 装置メーカー：2社	①期間：2006年4月から5年間 ②TCAD機能強化と生産性向上
	・TCAD機能強化技術 ・生産システム技術	デバイスメーカー：11社	

「あすか プロジェクト」では、Selete と MIRAI が「つくば半導体コンソーシアム」の枠組みの中でハーフピッチ 45nm(ナノメタ)以降の技術課題を分担して取り組むことになっている。Selete と MIRAI が取り組むべきテーマとそれぞれのテーマ分担は次の通りである。



CMOSスケーリング技術

「あすか プロジェクト」で取り組むハーフピッチ 45nm 以降の技術課題¹⁵

4. 「つくば半導体コンソーシアム」の概要

最後に「つくば半導体コンソーシアム」の概要にも少し触れておく。

民間主導の Selete と国主導の MIRAI の両プロジェクトを統括する「つくば半導体コンソーシアム」は「あすか プロジェクト」と同様に 2006 年度から 5 年計画でスタートしており、年間予算は 140 億円(民間 100 億円、国 40 億円)で、5 年間の総予算は 700 億円である。

「つくば半導体コンソーシアム」の統括リーダーには Selete 代表取締役社長の渡辺久恒氏が就任しており、渡辺氏が「つくば半導体コンソーシアム」と「あすか プロジェクト」を繋ぐ形となっている。

「つくば半導体コンソーシアム」における使命は大きく二つあり、その一つは先端半導体の基礎研究から実用化までの研究開発を加速させるための連携拠点となることである。そのために Selete と MIRAI の二つのプロジェクトを「つくば半導体コンソーシアム」の連携統括リーダーの下で一元的に管理推進する。

もう一つの使命は、国内外の関連機関との連携を深め、先端半導体デバイスとプロセスの基礎研究並びに人材育成を通して先端研究開発活動の中核的研究機関(COE: Center of Excellence)¹⁶となることである。

「つくば半導体コンソーシアム」における Selete と MIRAI の役割分担についていえば、Selete は日本企業が先行しているシステム LSI 分野の応用ニーズを反映した製造プロセス、材料、装置技術を開発し、その成果をクライアントである 11 社に提供する。一方、MIRAI は世界レベルのオリジナル技術に挑戦し、科学的な深さも追及する頭脳の役割を担っている。

参考文献

¹半導体産業研究所(SIRIJ:Semiconductor Industry Research Institute Japan):日本の半導体産業の活性化と国際競争力の向上を目的に、各種ビジョンと実行プラン策定のシンクタンクとして1994年4月に設立された。現在の会員数は11社(富士通、松下電器産業、NECエレクトロニクス、沖電気工業、ルネサステクノロジ、ローム、三洋半導体、セイコーエプソン、シャープ、ソニー、東芝)。<URL <http://www.sirij.jp/>>

² <http://strj-jeita.elisasp.net/pdf-nenjihoukoku-2000/08%20Chapter5.pdf>

³ DRAM: Dynamic Random Access Memory の略語。記憶保持動作が必要な随時書き込み読み出しできる半導体メモリ。

⁴ (社)日本電子機械工業会(EIA):Electronic Industries Association of Japan:1948年に設立された民生用電子機器、産業用電子機器、電子部品・デバイスのメーカー等で構成する業界団体。2000年11月に(社)日本電子工業振興協会(JEIDA)と統合して(社)電子情報技術産業協会(JEITA:Japan Electronics and Information Technology Industries Association)となる。

⁵計画策定段階では、Advanced Semiconductors through Collaborative Achievement(ASCA)や他の名前を考えたが、最終的に「あすか(Asuka)」と名付けられた。

⁶ <http://www.jeita.or.jp/eiaj/japanese/press/pre80.htm> (2000年9月29日発表)

-
- ⁷ <http://strj-jeita.elisasp.net/pdf-nenjihoukoku-2000/08%20Chapter5.pdf>
- ⁸ (株)半導体理工学研究センター (STARC : Semiconductor Technology Academic Research Center)。
- ⁹ (株)半導体先端テクノロジーズ (Selete : Semiconductor Leading Edge Technologies, Inc.)
- ¹⁰ <http://strj-jeita.elisasp.net/pdf-nenjihoukoku-2000/08%20Chapter5.pdf>
- ¹¹ <http://semicon.jeita.or.jp/docs/060329.pdf>
- ¹² <http://semicon.jeita.or.jp/docs/060329.pdf>
- ¹³ http://www.starc.jp/download/sympo2007/05_shimohigashi.pdf
- ¹⁴ <http://semicon.jeita.or.jp/docs/060329.pdf>
- ¹⁵ <http://semicon.jeita.or.jp/docs/060329.pdf>
- ¹⁶ COE (Center of Excellence) : 優秀な研究者が最先端の研究環境で、世界的に評価される研究活動を行なう中核的研究機関のこと。日本では文部科学省が平成 14 年度より「21 世紀 COE プログラム」を実施し、COE と認定した大学等に重点的に研究予算を配分する。